

(19) 世界知的所有権機関
国際事務局



(43) 国際公開日
2004 年 12 月 29 日 (29.12.2004)

PCT

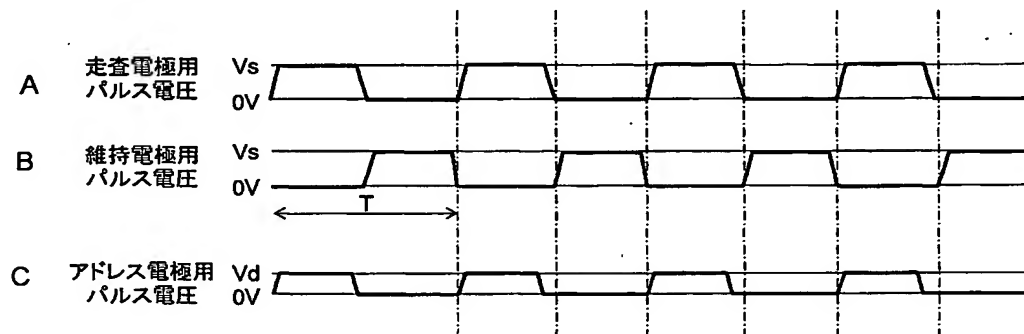
(10) 国際公開番号
WO 2004/114349 A1

- (51) 国際特許分類: H01J 9/44, 9/02, 11/00
(21) 国際出願番号: PCT/JP2004/008832
(22) 国際出願日: 2004 年 6 月 17 日 (17.06.2004)
(25) 国際出願の言語: 日本語
(26) 国際公開の言語: 日本語
(30) 優先権データ:
特願2003-173206 2003 年 6 月 18 日 (18.06.2003) JP
(71) 出願人 (米国を除く全ての指定国について): 松下電器産業株式会社 (MATSUSHITA ELECTRIC INDUSTRIAL CO., LTD.) [JP/JP]; 〒5718501 大阪府門真市大字門真 1 0 0 6 番地 Osaka (JP).
(72) 発明者; および
(75) 発明者/出願人 (米国についてのみ): 秋山 浩二 (AKIYAMA, Koji). 青砥 宏治 (AOTO, Koji). 山内 成晃 (YAMAUCHI, Masaaki). 青木 崇 (AOKI, Takashi). 松田 明浩 (MATSUDA, Akihiro).
(74) 代理人: 岩橋 文雄, 外 (IWAHASHI, Fumio et al.); 〒5718501 大阪府門真市大字門真 1 0 0 6 番地 松下電器産業株式会社内 Osaka (JP).
(81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NA, NI,

[続葉有]

(54) Title: METHOD FOR MANUFACTURING PLASMA DISPLAY PANEL

(54) 発明の名称: プラズマディスプレイパネルの製造方法



A...PULSE VOLTAGE FOR SCAN ELECTRODE
B...PULSE VOLTAGE FOR SUSTAIN ELECTRODE
C...PULSE VOLTAGE FOR ADDRESS ELECTRODE

(57) Abstract: A method for manufacturing a plasma display panel having a scan electrode, a sustain electrode, and an address electrode is characterized in that at least a first pulse voltage for address electrode which is synchronous with a pulse voltage for scan electrode in the rise timing and has a narrower pulse width than the pulse voltage for scan electrode or a second pulse voltage for address electrode which is synchronous with a pulse voltage for sustain electrode in the rise timing and has a narrower pulse width than the pulse voltage for sustain electrode is applied to the address electrode during an aging step wherein the pulse voltage for scan electrode and the pulse voltage for sustain electrode are alternately applied at least between the scan electrode and the sustain electrode, thereby producing an aging discharge.

(57) 要約: 走査電極、維持電極、アドレス電極を有するプラズマディスプレイパネルに対して少なくとも走査電極と維持電極との間に走査電極用パルス電圧と維持電極用パルス電圧とを交互に印加してエージング放電を行うエージング工程にお

[続葉有]



NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG,
SK, SL, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ,
VC, VN, YU, ZA, ZM, ZW.

BI, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN,
TD, TG).

- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IT, LU, MC, NL, PL, PT, RO, SE, SI, SK, TR), OAPI (BF,

添付公開書類:

— 国際調査報告書

2文字コード及び他の略語については、定期発行される各PCTガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

いて、少なくとも、立上がりタイミングが走査電極用パルス電圧の立上がりタイミングと同期しかつパルス幅が走査電極用パルス電圧より狭い第1のアドレス電極用パルス電圧、または、立上がりタイミングが維持電極用パルス電圧の立上がりタイミングと同期しかつパルス幅が維持電極用パルス電圧より狭い第2のアドレス電極用パルス電圧を、アドレス電極に印加することを特徴とする。

明 細 書

プラズマディスプレイパネルの製造方法

5 技術分野

本発明は、表示デバイスとして知られるプラズマディスプレイパネルの製造方法に関するものである。

背景技術

- 10 プラズマディスプレイパネル（以下、「PDP」と略記する）は、大画面、薄型、かつ軽量であることを特徴とする視認性に優れた表示デバイスである。PDPの放電方式としてはAC型とDC型とがあり、電極構造としては3電極面放電型と対向放電型とがある。そして現在は、高精細化に適し、しかも製造の容易なことからAC型かつ面放電型であるAC面放電型PDPが主流となっている。
- 15 AC面放電型PDPは、一般に、対向配置された前面板と背面板との間に多数の放電セルを形成したものである。前面板は、前面側のガラス基板上に表示電極として走査電極と維持電極とを互いに並行に複数対形成し、この表示電極を覆うように誘電体層および保護層を形成したものである。背面板は、背面側ガラスの基板上にアドレス電極を互いに並行に複数形成し、これらを覆うように誘電体層
- 20 を形成し、そしてこの誘電体層上にアドレス電極と並行に隔壁を複数形成し、そして誘電体層の表面と隔壁の側面とに蛍光体層を形成したものである。そして、表示電極とデータ電極とが直交するように前面板と背面板とを対向させて気密に接合する、いわゆる封着を行い、その後、内部の放電空間に放電ガスを封入することでPDPを構成する。
- 25 以上のようにして組み立てたPDPは、パネルを全面均一に点灯させるために必要な電圧（以下、「動作電圧」と略記する）が高く、放電自体も不安定である。この原因は、MgOで形成される保護層の表面にH₂O、CO₂、炭化水素系ガスなどの不純ガスが吸着しているためである。そこで、PDPの製造工程ではエージングを行い、これらの吸着ガスをエージング放電によるスパッタによって除去

することで、動作電圧を低下させると共に、放電特性を均一化かつ安定化させている。

このようなエージングの方法としては、従来より、走査電極と維持電極との間に交番電圧として逆位相の矩形波のパルス電圧を長時間にわたり印加する方法がとられてきた。しかし、エージング時間を短縮するために、例えば、表示電極間に逆位相の矩形波のパルス電圧を印加するとともに、アドレス電極にも維持電極に印加する電圧波形と同相の波形のパルス電圧を印加して、走査電極と維持電極との間での放電と同時に、走査電極とアドレス電極との間での放電も積極的に発生させる方法（例えば、特開 2002-231141 号公報参照）が提案されている。

しかしながら上述のエージング方法によっても、エージングを完了させるまで、すなわち、動作電圧を下げ且つ放電を安定させるまでには 10 時間程度必要であった。このような長時間のエージング工程は、消費電力が膨大となり PDP 製造時のランニングコストを増加させると同時に、工場の敷地面積を増大させる、あるいは空調設備などの工場環境を維持するための設備が増大するなどの要因にもなっている。そしてこのような問題は、今後の PDP の大画面化、生産量増大に伴って、さらに一層大きくなることは明白である。

本発明は、上記問題点に鑑みてなされたものであり、エージング時間を短縮し、電力効率の良いエージングを行うことが可能な PDP の製造方法を実現することを目的とする。

発明の開示

上記課題を解決するため、本発明のプラズマディスプレイパネルの製造方法は、走査電極、維持電極、アドレス電極を有するプラズマディスプレイパネルに対して少なくとも走査電極と維持電極との間に走査電極用パルス電圧と維持電極用パルス電圧とを交互に印加してエージング放電を行うエージング工程において、少なくとも、立上がりタイミングが走査電極用パルス電圧の立上がりタイミングと同期しかつパルス幅が走査電極用パルス電圧より狭い第 1 のアドレス電極用パルス電圧、または、立上がりタイミングが維持電極用パルス電圧の立上がりタイミ

ングと同期しかつパルス幅が維持電極用パルス電圧より狭い第2のアドレス電極用パルス電圧を、アドレス電極に印加することを特徴とする。

図面の簡単な説明

5 図1は本発明の実施の形態におけるPDPの製造方法を用いて製造されるPDPの構成を示す断面斜視図である。

図2は本発明の実施の形態におけるエージング工程でのPDPとエージング装置との接続状態を示す図である。

10 図3は本発明の実施の形態におけるPDPの製造方法のパルス電圧の波形を示す図である。

図4は比較例におけるパルス電圧の波形を模式的に示す図である。

図5はエージング工程における放電開始電圧の時間変化を示す図である。

図6は本発明の実施の形態におけるPDPのエージング工程での放電セル内の壁電荷の予想図である。

15 図7は比較例におけるエージング工程での放電セル内の壁電荷の予想図である。

図8は本発明の実施の形態におけるPDPの製造方法の他のパルス電圧の波形を示す図である。

図9は本発明の実施の形態におけるPDPの製造方法のさらに他のパルス電圧の波形を示す図である。

20 図10は本発明の実施の形態におけるPDPの製造方法に用いるエージング装置から出力されるパルス電圧を示す図である。

図11は本発明の実施の形態におけるエージング工程でのパルス電圧の電圧値の時間変化を示す図である。

25 発明を実施するための最良の形態

以下、本発明の一実施の形態におけるプラズマディスプレイパネルの製造方法について、図面を参照しつつ説明する。

(実施の形態)

図1は、本発明の実施の形態におけるPDPの製造方法を用いて製造されるP

D P の構成を示す断面斜視図である。

5 P D P 1 の前面板 2 は、ガラス等の基板 3 上に走査電極 4 と維持電極 5 とからなる表示電極 6 を複数形成し、表示電極 6 を覆うように低融点ガラス材料による誘電体層 7 を形成し、さらに誘電体層 7 上に保護層 8 を形成することにより構成している。保護層 8 は、プラズマによる損傷から誘電体層 7 を保護するために、例えば MgO を用いて形成される。なお、走査電極 4 および維持電極 5 は、それぞれ、放電電極となる透明電極 4 a、5 a、およびこの透明電極 4 a、5 a に電気的に接続された、例えば $Cr-Cu-Cr$ や Ag 等からなるバス電極 4 b、5 b とから構成されている。

10 また、背面板 9 は、ガラス等の基板 10 上に、アドレス電極 11 を複数形成し、アドレス電極 11 を覆うように誘電体層 12 を形成している。そして誘電体層 12 上の、隣り合うアドレス電極 11 の間の位置には隔壁 13 を設けており、誘電体層 12 の表面と隔壁 13 の側面にかけて、赤 (R)、緑 (G)、青 (B) の各色の蛍光体層 14 R、14 G、14 B を設けられている。

15 そして表示電極 6 とアドレス電極 11 とが直交し、且つ放電空間 15 を形成するように、前面板 1 と背面板 9 とが隔壁 13 を挟んで対向して配置されている。そして放電空間 15 には、放電ガスとして、ヘリウム、ネオン、アルゴン、キセノンのうち、少なくとも 1 種類の希ガスが $6650.0 Pa$ ($500 Torr$) 程度の圧力で封入されている。こうして、アドレス電極 11 と表示電極 6 との交差部がそれぞれ隔壁 13 によって仕切られて、放電セル 16 を形成する。そして、
20 P D P 1 のアドレス電極 11 および表示電極 6 に駆動電圧を印加することによって放電を発生させ、このとき生じる紫外線が蛍光体層 14 R、14 G、14 B により可視光に変換され、画像表示を行う。

このような P D P 1 の製造直後は、動作電圧が高く放電自体も不安定である。
25 この原因は、保護層 8 である MgO 表面に、 H_2O 、 CO_2 、炭化水素系ガスなどの不純ガスが吸着しているためである。そこで、エージング放電 (以下、「放電」と略記する) によるスパッタによってこれらの吸着ガスを除去し、動作電圧を低下させると共に放電特性を均一化かつ安定化させるためにエージング工程を行う。エージング工程では、表示電極 6 やアドレス電極 11 に所定のパルス電圧を印加

して放電空間 15 内で放電を発生させる。ここで、パルス電圧の電圧は、パネルを全面点灯させる必要があるので、少なくともその時のパネルの動作電圧以上に設定される。

以下に、本発明の実施の形態による PDP の製造方法におけるエージング工程について説明する。なお、エージング工程以外の PDP の製造工程は、従来の PDP の製造工程と同様である。

図 2 は、本発明の実施の形態におけるエージング工程での PDP とエージング装置との接続状態を示す図である。エージング時には、それぞれの走査電極 X1 ~ Xn (図 1 の走査電極 4) を短絡電極 101 を用いて短絡し、エージング装置 104 に接続されている。それぞれの維持電極 Y1 ~ Yn (図 1 の維持電極 5) およびそれぞれのアドレス電極 A1 ~ An (図 1 のアドレス電極 11) についても同様に短絡電極 102 および 103 を用いて短絡し、エージング装置 104 に接続されている。

図 3 は、エージング装置 104 から走査電極 4、維持電極 5 およびアドレス電極 11 に印加する走査電極用パルス電圧、維持電極用パルス電圧、アドレス電極用パルス電圧 (以下、それぞれを「パルス電圧」と略記する) の波形を示した図である。走査電極 4 と維持電極 5 とにはパルス電圧として電圧 V_s の台形波あるいは矩形波を繰返し周期 T で交互に印加する。また、アドレス電極 11 には、走査電極用パルス電圧の立ち上がりタイミングと同期し、かつ走査電極用パルス電圧よりパルス幅の狭い台形あるいは矩形のパルス電圧、すなわち第 1 のアドレス電極用パルス電圧を印加する。したがって、アドレス電極 11 に印加するパルス電圧の立下がりタイミングは走査電極 4 に印加するパルス電圧の立下りタイミングよりも早くなる。また、維持電極 5 にパルス電圧を印加する時にはアドレス電極 11 にはパルス電圧を印加しないので、アドレス電極 11 に連続してパルス電圧を印加することはない。さらに、このときのアドレス電極用パルス電圧の電圧は電圧 V_s よりも低い電圧 V_d に設定した。

なお、アドレス電極 11 に、維持電極用パルス電圧の立ち上がりタイミングと同期し、かつ維持電極用パルス電圧よりパルス幅の狭い台形あるいは矩形のパルス電圧、すなわち第 2 のアドレス電極用パルス電圧を印加しても以下に説明する

結果と同様の結果が得られる。

次に、このようなエージング工程によりエージングを行った結果について説明する。なお、以下の説明においては、対角 4 2 インチ、画素数 1 0 2 8 × 7 6 8 の PDP を用いてエージングを行った。また、電圧 V_s は 3 5 0 V、電圧 V_d は 1 0 0 V でそれぞれ一定とし、走査電極用パルス電圧および維持電極用パルス電圧の繰返し周期 T は 2 5 μ s とした。また、比較のために、図 4 に示すような、走査電極 4 と維持電極 5 との両方のパルス電圧に対して、毎回、立上がりは同期させ立下がりは早くしたパルス電圧、すなわち第 1 のアドレス電極用パルス電圧と第 2 のアドレス電極用パルス電圧とを連続してアドレス電極へ印加した場合について検討を行った。

図 5 は、エージング工程において、放電セル内でエージング放電が発生する最低電圧（以下、「放電開始電圧」と略記する）の時間変化を示す図であり、横軸はエージング時間、縦軸は走査電極 4 と維持電極 5 との間での放電開始電圧である。図 5 には図 3 および図 4 に示したパルス電圧によるエージングの結果を示している。なお、放電開始電圧が所定の設定電圧以下にまで低下し、かつ安定になった時点がエージング工程の終了であると判断する。図 4 に示したパルス電圧によるエージング（図 5 の「比較例」）では、1 2 時間経過しても放電開始電圧は下がり切っておらず、また、安定にもなっていないことから、エージングは終了していない。一方、図 3 に示したパルス電圧によるエージング（図 5 の「本発明」）では、およそ 6 時間でエージングが終了する。このように、本発明の実施の形態によればエージング時間の短縮が可能であり、これにより電力効率の良いエージングを行うことが可能である。

本発明の実施の形態における PDP の製造方法のエージング工程によってエージング時間が短縮できる理由は以下のように考えられる。

図 6 A ~ 図 6 F は、図 3 に示したパルス電圧を用いてエージングを行ったときの放電セル 1 6 内の壁電荷の予想図である。図 6 A は、周期 T のエージング放電が終了した直後、言い換えれば次の周期 T のエージング放電が開始する直前の壁電荷の配置を示しており、走査電極 4 側には正の壁電荷、維持電極 5 側には負の壁電荷が蓄積し、アドレス電極 1 1 側にはわずかに正の壁電荷が蓄積している。

維持電極 5 は電圧 0 V に接地された状態で、走査電極 4 およびアドレス電極 1 1 には同期したパルス電圧が印加される。パルス電圧の電圧が上昇する過程で、図 6 A 中に矢印 A で示すように、維持電極 5 側の電子がアドレス電極 1 1 の正の電荷および正の電位に引き寄せられ弱い放電が発生する。維持電極側電子は正イオンより軽く、また MgO 保護層は 2 次電子放出係数が大きく電子が飛び出し易いこともこの弱い放電を生じる理由と考えられる。この弱い放電が引き金となって走査電極 4 と維持電極 5 との間の距離の近い領域で強い放電が発生し、矢印 B で示すように正イオンと電子とが互いに逆の方向に移動する。その結果、図 6 B に示すように、放電の発生した領域で壁電荷の極性が反転する。更に印加電圧を上昇させ、走査電極 4 の電圧値が V_s 、アドレス電極 1 1 の電圧値が V_d に至ると、最初の放電で発生した荷電粒子、励起原子、励起分子、ラジカルなどの粒子（以下、「プライミング粒子」と略記する）が引き金となって、走査電極 4 と維持電極 5 との間の距離の遠い領域で強い放電が発生し、矢印 C で示すように電子と正イオンとが互いに逆の方向に移動する。そして、図 6 C に示すように、走査電極 4、維持電極 5 上の壁電荷が反転し、走査電極 4 上には負の壁電荷、維持電極 5 上には正の壁電荷が蓄積する。また、アドレス電極 1 1 に電圧 V_d が印加されているため、アドレス電極 1 1 上にはわずかに負の壁電荷が蓄積する。

つぎにアドレス電極 1 1 の印加電圧を V_d から 0 V に減少させるが、蛍光体の 2 次電子放出係数は小さく MgO に比べて電子が飛び出しにくいいため、蛍光体表面の電子が維持電極 5 側に移動し難く弱い放電は生じにくい。そしてアドレス電極の印加電圧が 0 V になった後、走査電極 4 の印加電圧を V_s から 0 V に減少させる。このときは、アドレス電極 1 1 側に蓄積した負の壁電荷によって走査電極 4 とアドレス電極 1 1 との間の電界が弱められるため弱い放電は生じ難く、走査電極 4 - 維持電極 5 間の放電には至らない。なお、アドレス電極用パルス電圧が立下がった後に走査電極用パルス電圧が立下がるのは、立上がりタイミングが走査電極用パルス電圧の立上がりタイミングと同期し、かつパルス幅が走査電極用パルス電圧より狭くなるように、アドレス電極用パルス電圧を設定しているからである。

次に図 6 D に示すように、走査電極 4 およびアドレス電極 1 1 を 0 V とし、維

持電極 5 に電圧 V_s のパルス電圧を印加すると、矢印 D で示すように、アドレス電極 1 1 上の電子が維持電極 5 側に引き寄せられ弱い放電が生じる。この放電が引き金となって走査電極 4 と維持電極 5 との間の距離の近い領域で強い放電が発生し、矢印 E で示すように正イオンと電子とが互いに逆の方向に移動する。その結果、図 6 E に示すように、放電の発生した領域で壁電荷の極性が反転する。更に維持電極 5 への印加電圧を上昇させ、電圧値が V_s に至ると、プライミング粒子の影響を受けて、走査電極 4 と維持電極 5 との間の距離の遠い領域でも強い放電が発生し、矢印 F で示すように電子と正イオンとが互いに逆の方向に移動する。維持電極 5 の電圧値が V_s に到達して放電が終了した状態では維持電極 5 に対してアドレス電極 1 1 は陰極になるため、図 6 F に示すように、アドレス電極 1 1 上には正の壁電荷が蓄積している。また、走査電極 4 上には正の壁電荷、維持電極 5 上には負の壁電荷が蓄積している。

つぎに維持電極 5 の電圧値を V_s から 0 V に減少させると、MgO 保護層の 2 次電子放出係数が大きいため、維持電極側にたまった電子がアドレス電極側にたまった正電荷に引き寄せられて維持電極 5 とアドレス電極 1 1 間で弱い放電が生じ、走査電極 4 - 維持電極 5 間の放電に至る。続けて図 6 A に示すように走査電極 4 の電圧値を V_s に増加させると同時にアドレス電極の電圧値を V_d に増加させる。その後、図 6 B、図 6 C、・・・となり、上記の動作を繰返す。以上の説明では、便宜上、図 6 A において、アドレス電極にパルス電圧 V_d が印加された後、維持電極 - アドレス電極間の弱い放電が生じるとしたが、正しくは図 6 A の前の状態、すなわち図 6 F の時点において弱い放電は生じている。

図 7 A ~ 図 7 F は、図 4 に示した比較例の場合のパルス電圧を用いてエージングを行ったときの放電セル 1 6 内での各電極の壁電荷の動きを予想した図である。図 7 A は周期 T のエージング放電が終了した直後、言い換えれば次の周期 T のエージング放電が開始する直前の壁電荷の配置を示し、走査電極 4 側には正の壁電荷、維持電極 5 側には負の壁電荷が蓄積し、アドレス電極 1 1 側にはエージング放電時に V_d の電圧を印加したために負の壁電荷が蓄積している。

維持電極 5 を電圧 0 V に接地した状態で、走査電極 4 およびアドレス電極 1 1 に、同期したパルス電圧を印加する。このとき、アドレス電極 1 1 上の負の壁電

荷がアドレス電極 1 1 と維持電極 5 との間の電界を緩和するので、図 6 A に矢印 A で示したようなアドレス電極 1 1 と維持電極 5 との間での弱い放電は図 7 A では発生しない。そして、走査電極 4 と維持電極 5 との間の電位差が大きくなって初めて、走査電極 4 と維持電極 5 との間の距離の近い領域で強い放電が発生し、
5 矢印 B' で示すような電荷の移動が起こる。その結果、図 7 B に示すように、放電の発生した領域で壁電荷の極性が反転する。更に印加電圧を上昇させ、走査電極 4 の電圧値が V_s 、アドレス電極 1 1 の電圧値が V_d に至ると、矢印 C' で示すように、最初の放電で発生したプライミング粒子が引き金となって、走査電極 4 と維持電極 5 との間の距離の遠い領域で強い放電が発生しようとするが、アド
10 レス電極 1 1 上の負の壁電荷が電子の移動を妨げ、この強い放電を妨げるように作用する。そのため、走査電極 4 と維持電極 5 との間の距離の、より遠い領域まで放電が広がらず、走査電極 4 および維持電極 5 上の壁電荷は図 7 C に示すように一部をのこして反転する。

次に走査電極 4 が 0 V に接地された状態で、維持電極 5 に電圧 V_s のパルス電
15 圧を、アドレス電極 1 1 に電圧 V_d のパルス電圧を印加すると、図 7 A において、走査電極 4 と維持電極 5 とを入れ替えたものと同様の動作を行う。すなわち、アドレス電極 1 1 上の負の壁電荷がアドレス電極 1 1 と走査電極 4 との間の電界を緩和し、アドレス電極 1 1 と走査電極 4 との間での弱い放電は発生しない。そして、走査電極 4 と維持電極 5 との間の電位差が大きくなってから、図 7 D に示す
20 ように、走査電極 4 と維持電極 5 との間の距離の近い領域で強い放電が発生し電荷の移動が起こる。さらに印加電圧を上昇させ、維持電極 5 の電圧値が V_s 、アドレス電極 1 1 の電圧値が V_d に至ると、図 7 E に示すように、走査電極 4 と維持電極 5 との間の距離の遠い領域で強い放電が発生しようとする。しかし、アドレス電極 1 1 上の負の壁電荷がこの強い放電を妨げるので、走査電極 4 と維持電
25 極 5 との間の距離の、より遠い領域まで放電が広がらず、走査電極 4 および維持電極 5 上の壁電荷は図 7 F に示すように一部をのこして反転する。

エージングは、走査電極 4 および維持電極 5 上の保護層 8 表面に吸着した不純ガスを放電によるスパッタで除去し、放電セル 1 6 の放電開始電圧を低減するとともに放電を安定させることを目的として行うものである。この観点で図 6 およ

び図7を比べてみると、図6に示したように実施の形態においては、走査電極4および維持電極5上での電荷の移動が放電セル内の広い領域にわたり均一に行われていると考えられる。しかし、図7に示した比較例の場合では、走査電極4と維持電極5との間の距離の遠い領域では十分な電荷の移動が行われていないと考えられる。すなわち、本発明の実施の形態によれば、走査電極4および維持電極5上の保護層8の表面が、比較例に比べ均一性良くスパッタされ、その結果、比較例に比べてエージング時間を短くすることが可能になるものと考えられる。

また、蛍光体層表面14R、14G、14Bには排気工程で取りきれない H_2O や CO_2 、炭化水素ガスなどの不純物ガスが吸着しており、これらの吸着ガスをスパッタで叩き出しておかないと、使用中に徐々にこれらのガスが放電空間に放出されてMgO表面に吸着し、動作電圧を不安定にする。本発明の実施の形態においては図6A～図6Fで示すように蛍光体層表面14R、14G、14Bの壁電荷が正と負に交互に変化している。そして壁電荷の極性が負から正へ変わる時に蛍光体層表面14R、14G、14Bが正イオンにより叩かれ、蛍光体層表面に吸着している不純物ガスが効率よく叩き出されていることも動作電圧が速やかに安定させる要因のひとつである。一方、比較例の場合は図7A～図7Fに示すように常に蛍光体層14R、14G、14Bは負に帯電しており電荷の移動がない。そのため正イオンが蛍光体層を叩く機会が少なく動作電圧が安定するまでに時間を要すると考えられる。

このようにエージング工程では、走査電極4および維持電極5にパルス電圧を印加し、アドレス電極11にもパルス電圧を印加するエージング放電（図6A、図6B、図6Cに対応）と、アドレス電極11にはパルス電圧を印加しないエージング放電（図6D、図6E、図6F）とを交互に繰り返すことが重要である。これによって、保護層8のMgO表面を均一にスパッタするとともに蛍光体表面をイオンが叩き、保護層8の表面および蛍光体表面に吸着されている不純ガスを除去することができ、効率の良いエージングを実施できる。

ここで、パルス電圧の波形としては、走査電極4には走査電極用パルス電圧、維持電極には維持電極用パルス電圧を交互に印加し、アドレス電極11にアドレス電極用パルス電圧を印加しないエージング放電と、アドレス電極用パルス電圧

を印加するエージング放電とを繰り返す、すなわち第1のアドレス電極用パルス電圧のアドレス電極への印加を休止する場合、または第2のアドレス電極用パルス電圧のアドレス電極への印加を休止する場合が存在すれば、図3に示した波形以外の波形であってもよい。上述したように、立上がりタイミングが走査電極用パルス電圧の立上がりタイミングと同期し、かつパルス幅が走査電極用パルス電圧より狭い第1のアドレス電極用パルス電圧をアドレス電極に印加してもよい。

また、立上がりタイミングが維持電極用パルス電圧の立上がりタイミングと同期し、かつパルス幅が維持電極用パルス電圧より狭い第2のアドレス電極用パルス電圧をアドレス電極に印加する方法でもよい。さらにまた、第1のアドレス電極用パルス電圧と第2のアドレス電極用パルス電圧とをアドレス電極に印加する場合には、少なくとも、第1のアドレス電極用パルス電圧を3回以上連続しないようにアドレス電極に印加する、または第2のアドレス電極用パルス電圧を3回以上連続しないようにアドレス電極に印加することによっても実現することができる。

- 図8は本発明の他の実施の形態におけるプラズマディスプレイパネルの製造方法におけるエージング工程の他のパルス電圧の波形を示す図である。図8(a)は、走査電極4に印加するパルス電圧の立ち上がりに同期させてアドレス電極11にパルス電圧を印加させる場合と、維持電極5に印加するパルス電圧の立ち上がりに同期させてアドレス電極11にパルス電圧を印加させる場合とを交互に繰り返す、かつ、アドレス電極にパルス電圧を加えない期間を2回連続して設けた例である。すなわち、アドレス電極に、第1のアドレス電極用パルス電圧と第2のアドレス電極用パルス電圧とを連続させずに交互に印加した例である。また、図8(b)は、アドレス電極11にパルス電圧を印加させる期間を2回連続し、アドレス電極にパルス電圧を加えない期間を1回設けた例である。すなわち、アドレス電極に、第1のアドレス電極用パルス電圧と第2のアドレス電極用パルス電圧とを3回以上連続させずに交互に印加した例である。さらに、図8(c)は、アドレス電極11にパルス電圧を印加させる期間を2回連続し、アドレス電極にパルス電圧を加えない期間も2回連続して設けた例である。このようなパルス電圧の波形であっても上記と同様の効果が得られる。

なお、アドレス電極にパルス電圧を連続して印加する場合は、20回以下とすることが好ましく、これ以上連続させると上述した効果は小さくなる。また、アドレス電極にパルス電圧を印加しないタイミングも20回以下とすることが好ましく、これ以上長くなると、やはり上述した効果は小さくなる。。

- 5 また、アドレス電極用パルス電圧の形状は、立ち上がりのタイミングでは走査電極用パルス電圧または維持電極用パルス電圧の立上がりタイミングに同期させ、走査電極用パルス電圧または維持電極用パルス電圧が立ち下がる前に立ち下げるものである。

- 10 また、アドレス電極用パルス電圧の電圧値 V_d の大きさは、上限としては走査電極4と維持電極5との間の放電に影響を与えないよう、走査電極および維持電極用パルス電圧の電圧値 V_s を越えないように設定することが好ましい。一方、下限としては維持電極5とアドレス電極11間で少なくとも弱い放電を生じさせる電圧である。この電圧は、図6Aのように各電極には電荷がたまっているため、放電開始電圧の半分程度である。尚、放電開始電圧はPDP放電セルの形状に依
15 存し、典型的なPDPでは、電圧値 V_d の大きさは50V～150Vの範囲である。

- 20 また、アドレス電極11は、パルス電圧を加えない時は接地状態としたが、例えば図9に示すように、負の電圧 V_{d-} を印加すると、図6Dに示す状態において、維持電極5とアドレス電極11との間での弱い放電が生じやすくなり、且つ、放電後、より多くの正の電荷がアドレス電極11側に蓄えられ、図6Aに示す状態での維持電極5とアドレス電極11との間での弱い放電が生じやすくなるため、より好ましい。但し、走査電極4と維持電極5との間の放電に影響を与えないようにするため、 V_{d+} と $|V_{d-}|$ との和が、 V_s を越えないように設定する必要がある。

- 25 また、図2において、エージング装置104とPDP1との間の配線を極力短くすることで、配線のインダクタンスをできる限り小さくした場合には、図3に示したパルス電圧の波形がほぼそのままの形でPDP1に印加される。しかし、エージング装置104とPDP1との間にインダクタを挿入した場合、あるいは配線長が長く配線の浮遊インダクタンスが大きい場合には、PDP1の静電容量

との共振によってパルス電圧にリングングが重畳される。図10Aは、エージング装置104から出力される走査電極用パルス電圧を示し、図10Bはエージング装置104から出力される維持電極用パルス電圧を示している。また、図10Cは走査電極 $X_1 \sim X_n$ を短絡する短絡電極101におけるリングングが重畳された走査電極用パルス電圧を示し、図10Dは維持電極 $Y_1 \sim Y_n$ を短絡する短絡電極102におけるリングングが重畳された維持電極用パルス電圧を示す。このように、エージング電圧の波形にリングングが重畳している場合には、エージング電圧のピーク電圧が V_s を遙かに越えるので、エージング装置104の出力端におけるパルス電圧の電圧値 V_s は小さく設定することができる。また、この場合、アドレス電極に印加されるパルス電圧にもリングングが重畳するが、走査電極あるいは維持電極の電圧波形のパルス電圧に重畳されたリングングの立ち上がり同期させてアドレス電極のパルス電圧のリングングを立ち上げ、走査電極あるいは維持電極用パルス電圧の最初のリングングの谷に合わせてアドレス電極の電圧波形が立ち下がるようにすれば、アドレス電極にパルス電圧を印加する効果は上記の矩形波の場合と同様に得られる。

また、本発明によれば、アドレス電極11にパルス電圧を印加することにより、維持電極5あるいは走査電極4とアドレス電極11との間で弱い放電を発生させ、そして維持電極5と走査電極4との間で強い放電を生じさせている。すなわち、弱い放電を種火として、維持電極5と走査電極4との間で強い放電を生じさせるため、小さいパルス電圧 V_s でのエージング放電を可能にしている。これに対し、従来のエージング手法においては、アドレス電極11は接地した状態で走査電極4と維持電極5との間にパルス電圧を印加する方式であり、この場合、常にアドレス電極11側には正の電荷が蓄積された状態となるため、 V_s を下げる効果はない。そして V_s が高いと、エージングに必要な消費電力が増大するだけでなく、PDP1内部で絶縁破壊が生じやすくなるという問題もあり好ましくない。

また、上記構成においては、走査電極4および維持電極5へ印加するパルス電圧 V_s 、 V_d の電圧値は一定としたが、図11に一例として示すように、パルス電圧 V_s 、パルス電圧 V_d の一方または両方の電圧値を、エージングの進行による放電開始電圧の低下に応じて減少させるとエージング電力を低減できるので、

より好ましい。ここで、図 1 1 A は、連続的に電圧を変化させた場合の一例であり、変化のさせ方は直線的であってもよい。また図 1 1 B はエージング開始後、所定の時間は一定値とし、その後電圧値を減少させた例である。減少のさせ方は階段状でも良く徐々に電圧を下げる形であっても良い。電圧の変化のさせ方は、

5 エージング時の動作電圧の変化に応じて、プロファイルを決定すればよい。ここで、放電開始電圧よりも大きな印加電圧 V_s が印加されると PDP 1 内部での絶縁破壊が発生しやすくなるので、放電開始電圧の減少に合わせて V_s を下げるのが好ましい。

上記実施の形態では周波数を 40 kHz としたが、数 kHz ~ 100 kHz の

10 範囲で使用可能である。そしてパルス電圧の電圧値 V_s 、 V_d も、PDP 1 の構造に合わせて最適な値に設定すればよい。

本発明によれば、エージング時間を短縮し、電力効率の良いエージングを行うことが可能な PDP の製造方法を実現することが可能となる。

15 産業上の利用可能性

以上述べたように本発明によれば、エージング時間を短縮し、電力効率の良いエージングを行うことが可能な PDP の製造方法を実現することが可能となる。

請 求 の 範 囲

1. 走査電極、維持電極、アドレス電極を有するプラズマディスプレイパネル
に対して少なくとも前記走査電極と前記維持電極との間に走査電極用パルス電圧
5 と維持電極用パルス電圧とを交互に印加してエージング放電を行うエージング工
程において、少なくとも、立上がりタイミングが前記走査電極用パルス電圧の立
上がりタイミングと同期し、かつパルス幅が前記走査電極用パルス電圧より狭い
第1のアドレス電極用パルス電圧、または、立上がりタイミングが前記維持電極
用パルス電圧の立上がりタイミングと同期し、かつパルス幅が前記維持電極用パ
10 ルス電圧より狭い第2のアドレス電極用パルス電圧を、前記アドレス電極に印加
することを特徴とするプラズマディスプレイパネルの製造方法。
2. 前記第1のアドレス電極用パルス電圧の前記アドレス電極への印加を休止
する場合、または前記第2のアドレス電極用パルス電圧の前記アドレス電極への
印加を休止する場合が存在することを特徴とする請求項1に記載のプラズマディ
15 スプレイパネルの製造方法。
3. 少なくとも、前記第1のアドレス電極用パルス電圧を3回以上連続しない
ように前記アドレス電極に印加する、または前記第2のアドレス電極用パルス電
圧を3回以上連続しないように前記アドレス電極に印加することを特徴とする請
求項2に記載のプラズマディスプレイパネルの製造方法。
- 20 4. 前記第1のアドレス電極用パルス電圧および前記第2のアドレス電極用パ
ルス電圧の電圧値は、前記走査電極用パルス電圧の電圧値および前記維持電極用
パルス電圧の電圧値を越えないことを特徴とする請求項1から請求項3のいずれ
かに記載のプラズマディスプレイパネルの製造方法。
5. 前記エージング工程において、少なくとも、前記走査電極用パルス電圧、
25 前記維持電極用パルス電圧、前記アドレス電極用パルス電圧のいずれかの電圧値
を時間とともに減少させることを特徴とする請求項1から請求項3のいずれかに
記載のプラズマディスプレイパネルの製造方法。
6. 走査電極、維持電極、アドレス電極を有するプラズマディスプレイパネル
に対して少なくとも前記走査電極と前記維持電極との間に走査電極用パルス電圧

と維持電極用パルス電圧とを交互に印加してエージング放電を行うエージング工程において、前記走査電極と前記アドレス電極との間または前記維持電極と前記アドレス電極との間で放電を発生させ、この放電を種火として前記走査電極と前記維持電極との間で放電を発生させることを特徴とするプラズマディスプレイパ

5 ネルの製造方法。

1/11

FIG. 1

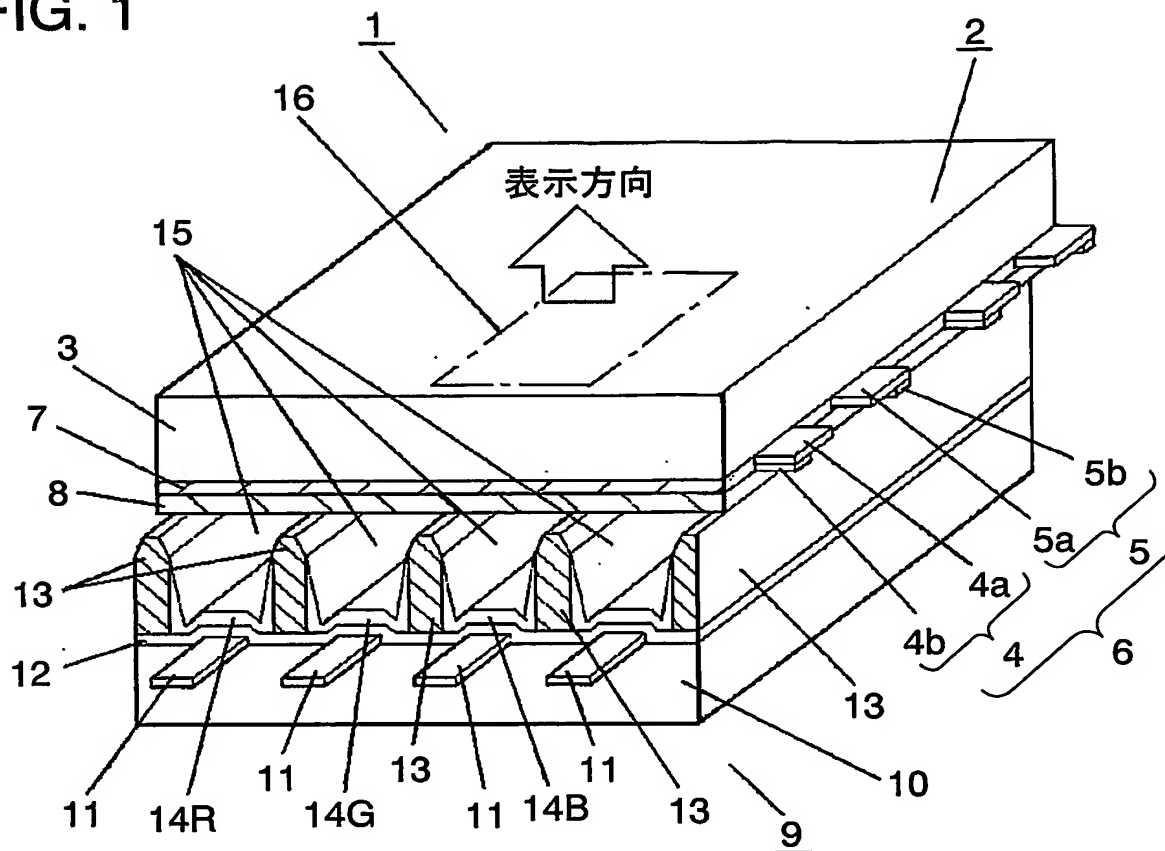


FIG. 2

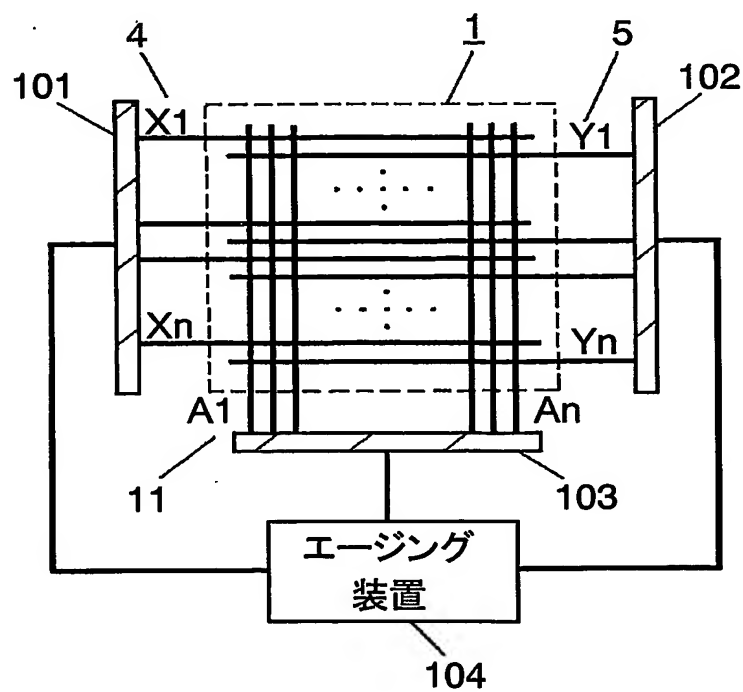


FIG. 3

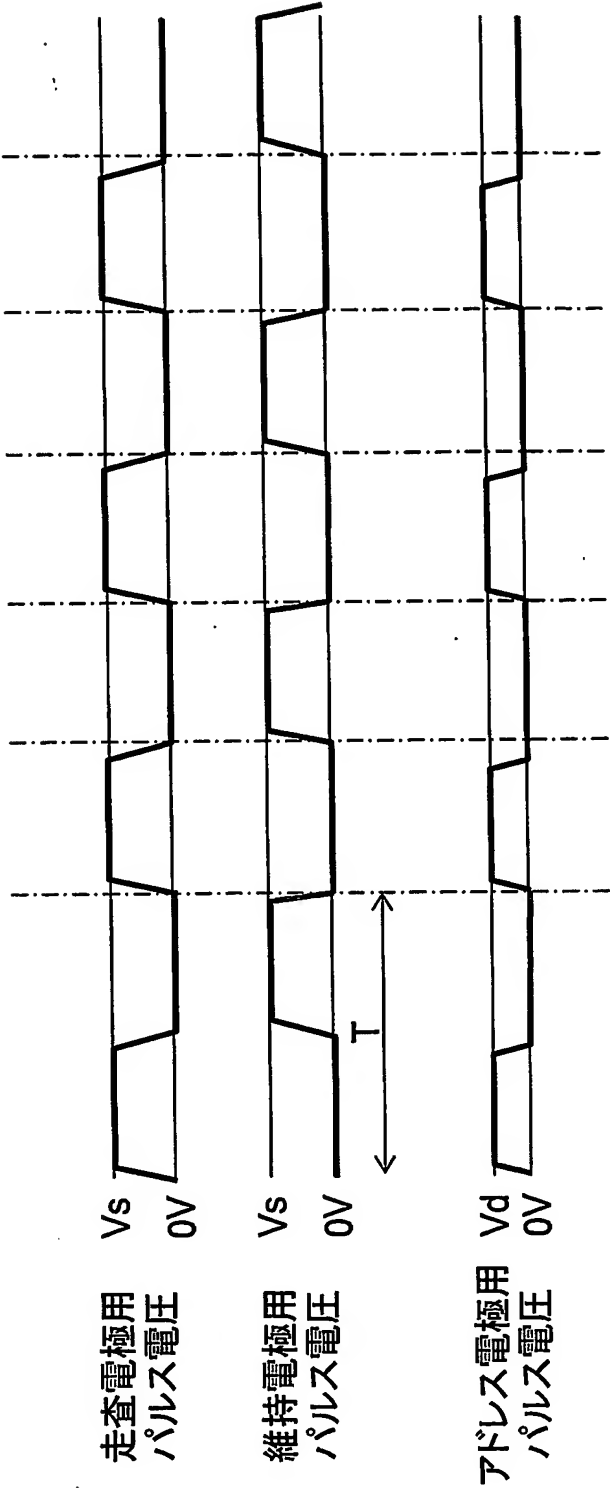
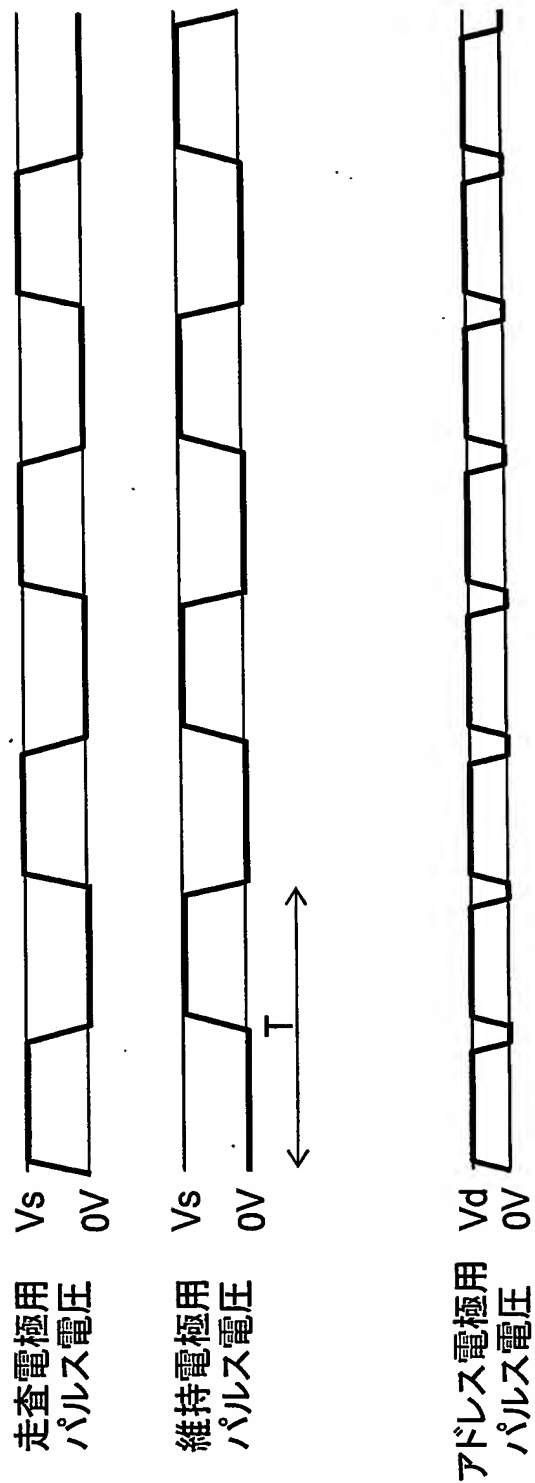


FIG. 4



4/11
FIG. 5

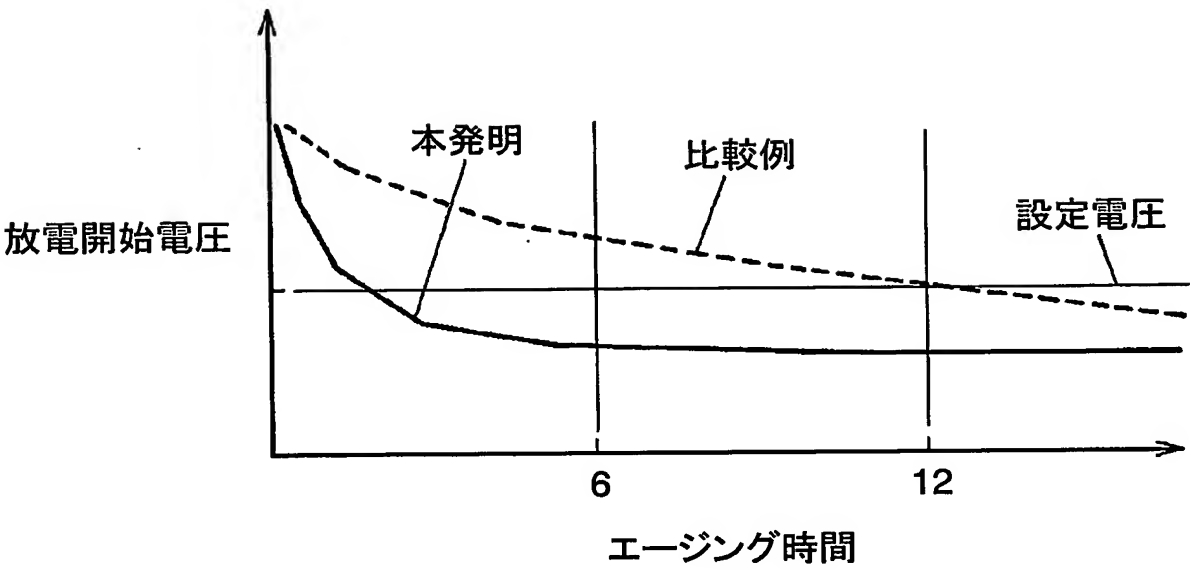


FIG. 6A

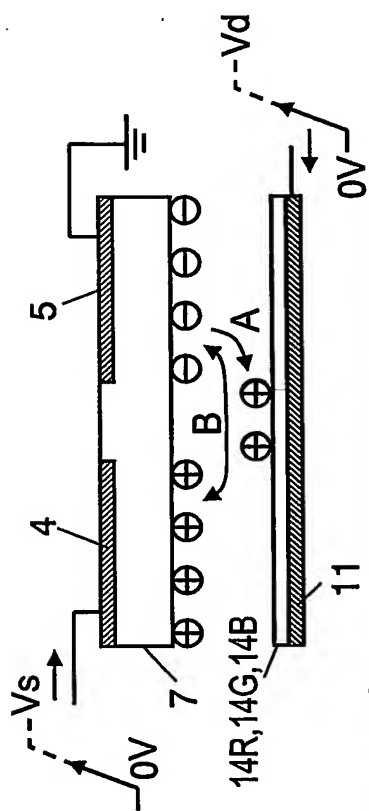


FIG. 6C

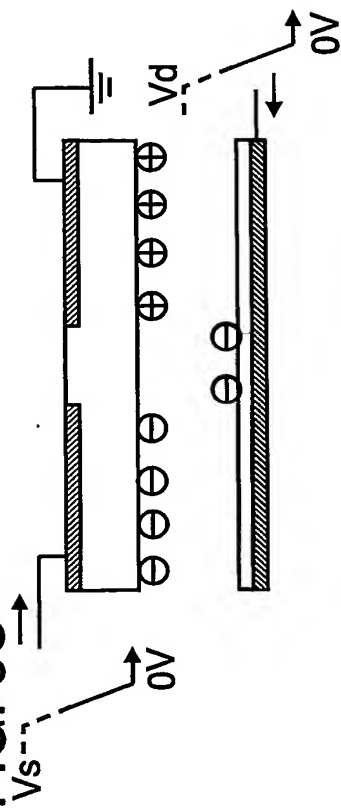


FIG. 6E

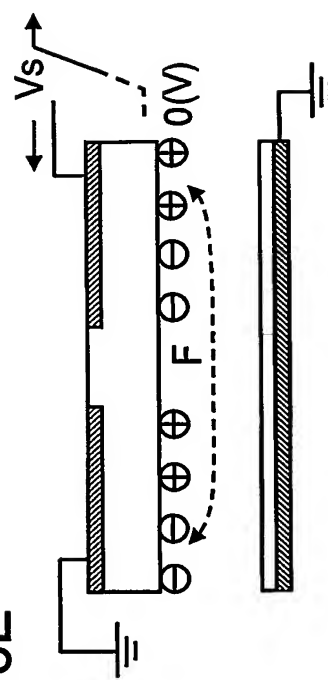


FIG. 6B

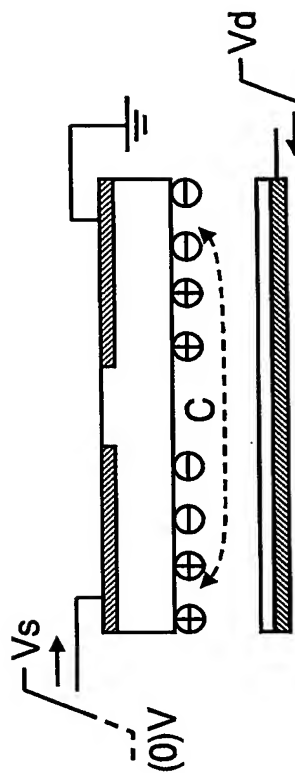


FIG. 6D

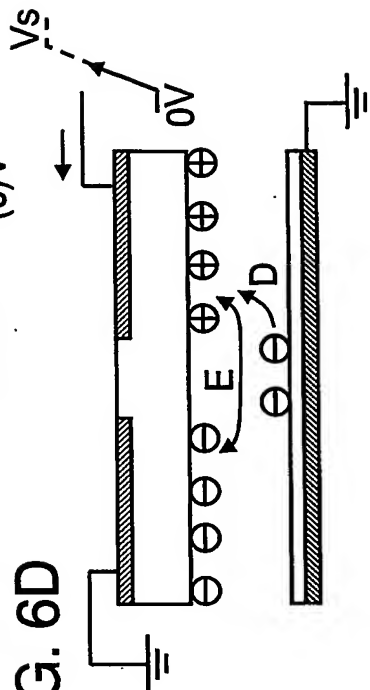


FIG. 6F

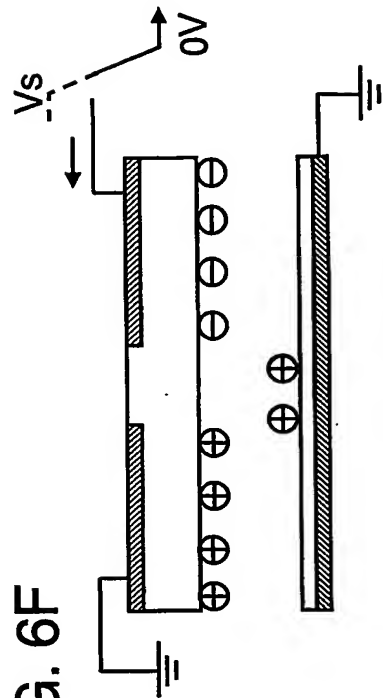


FIG. 7A

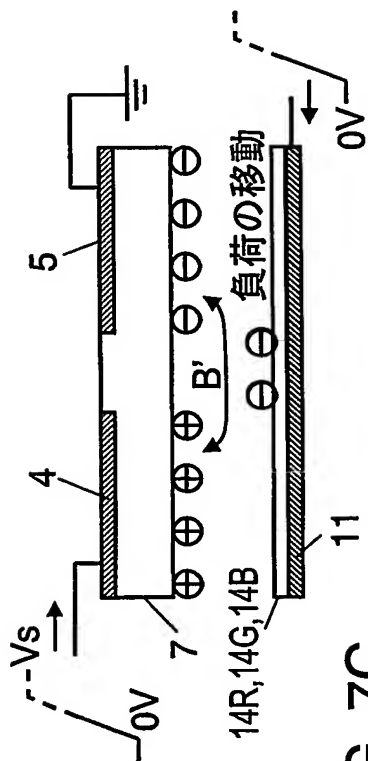


FIG. 7C

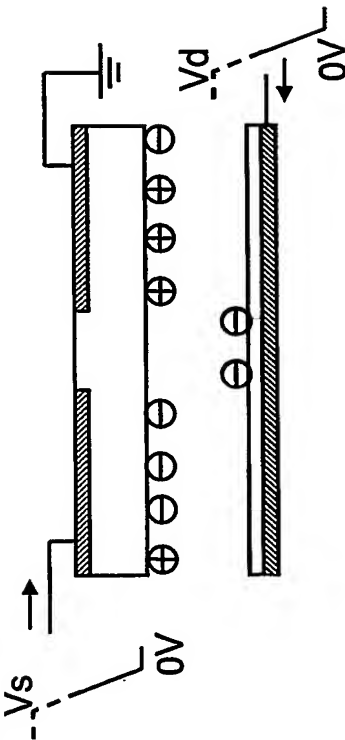


FIG. 7E

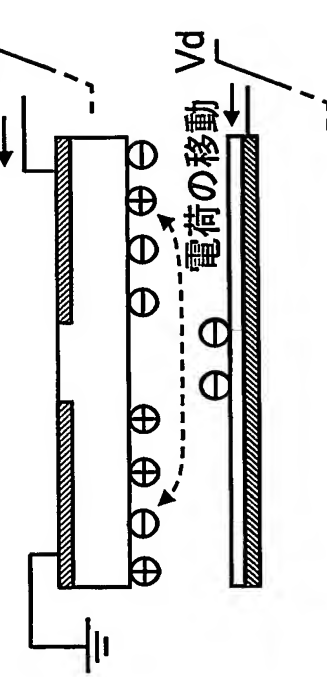


FIG. 7B

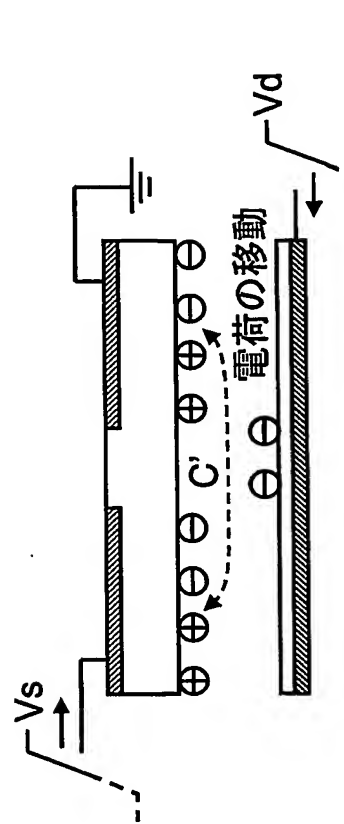


FIG. 7D

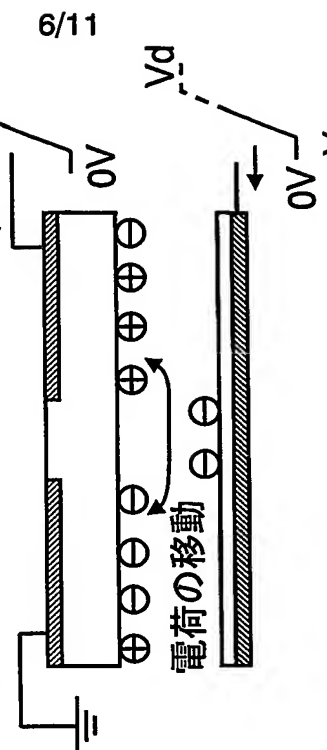
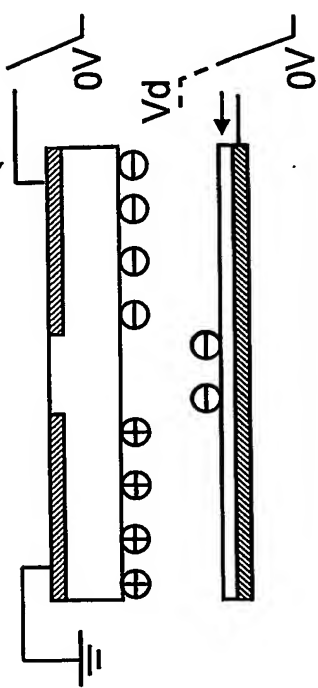


FIG. 7F



7/11

FIG. 8

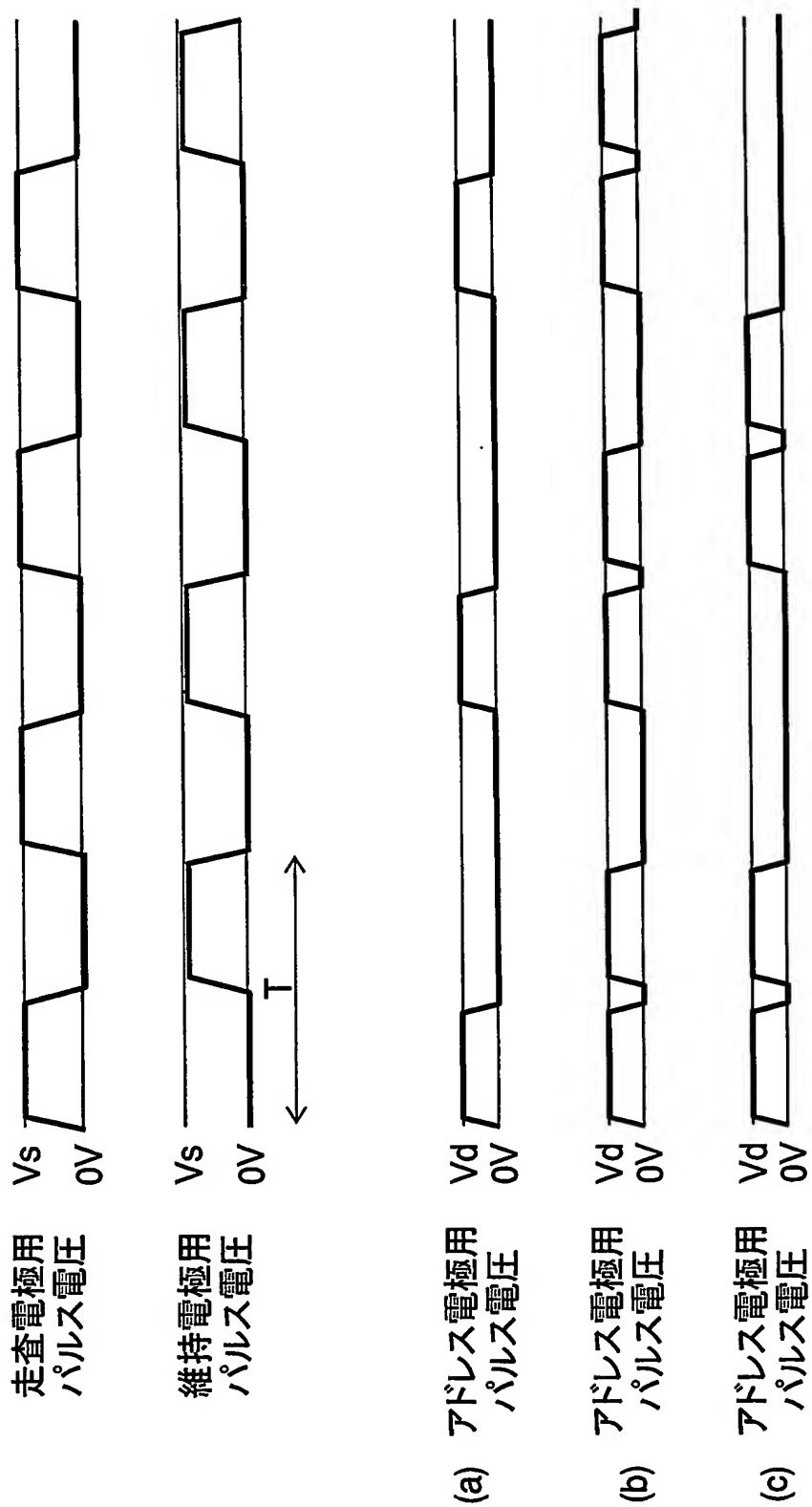


FIG. 9

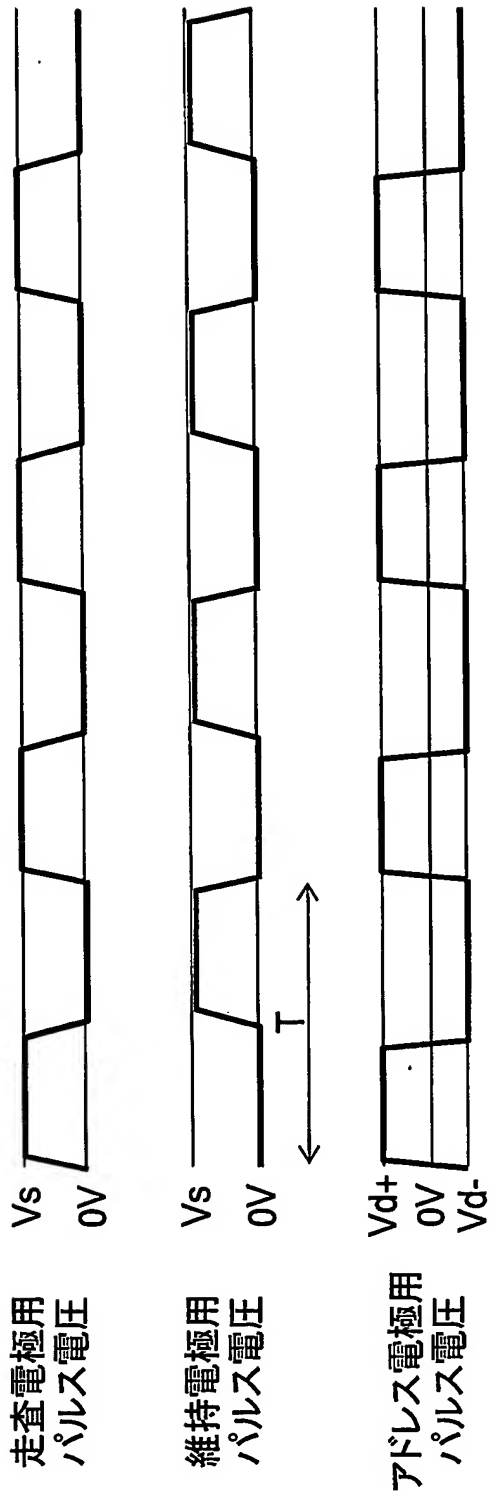
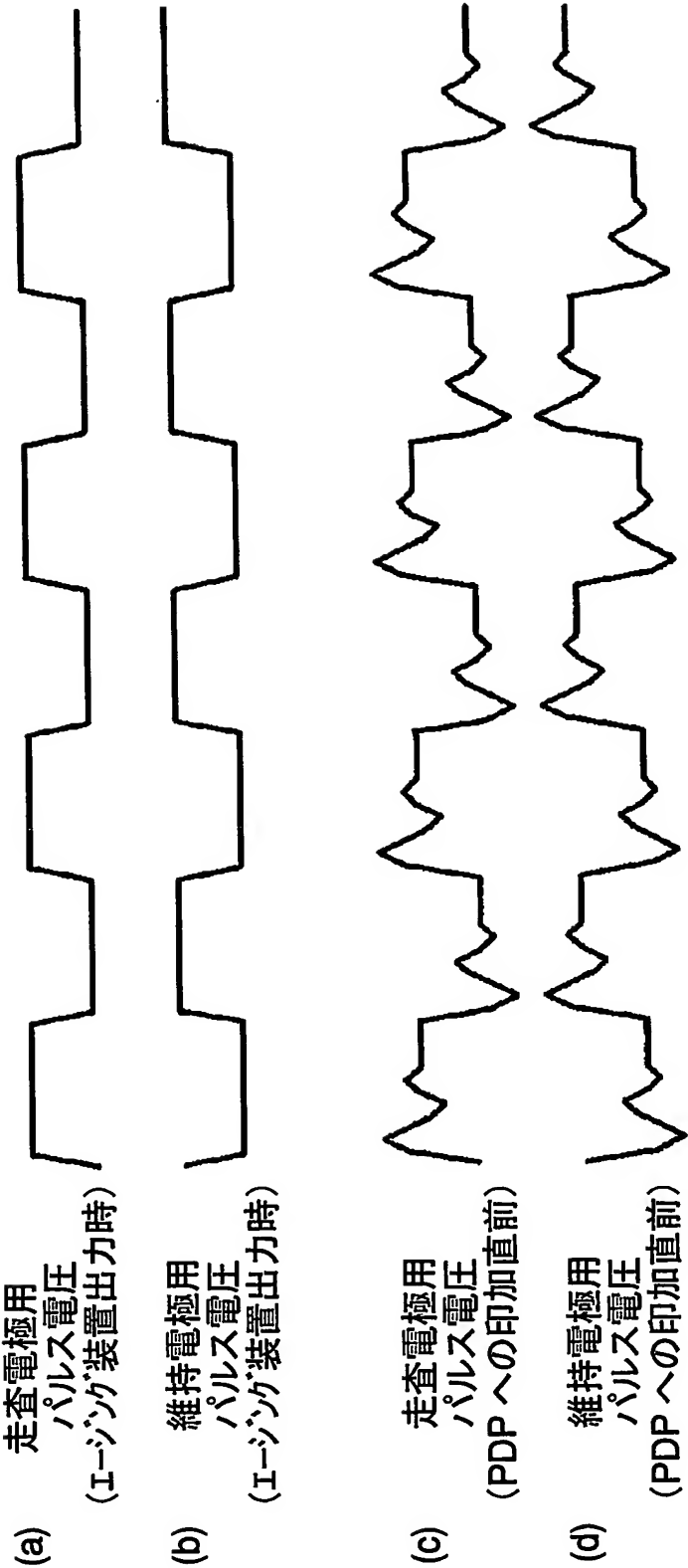


FIG. 10



10/11

FIG. 11A

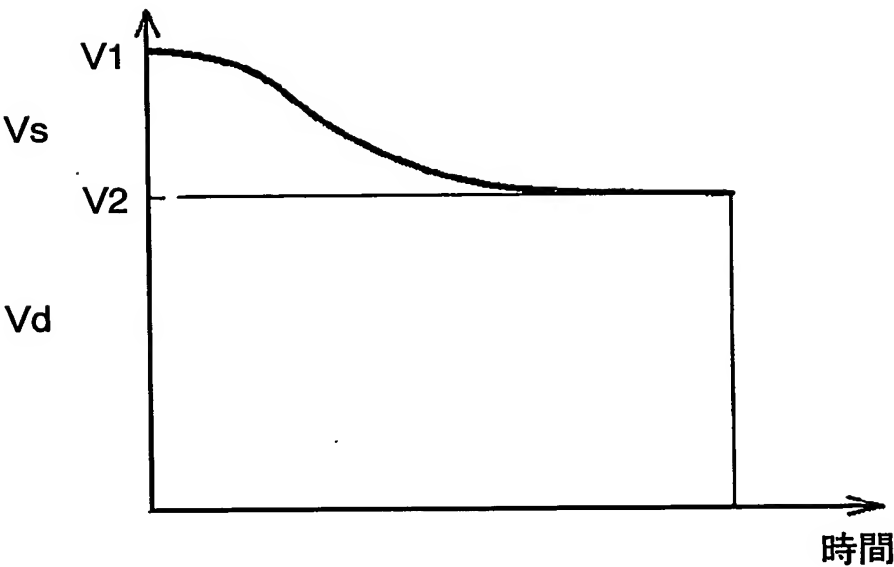
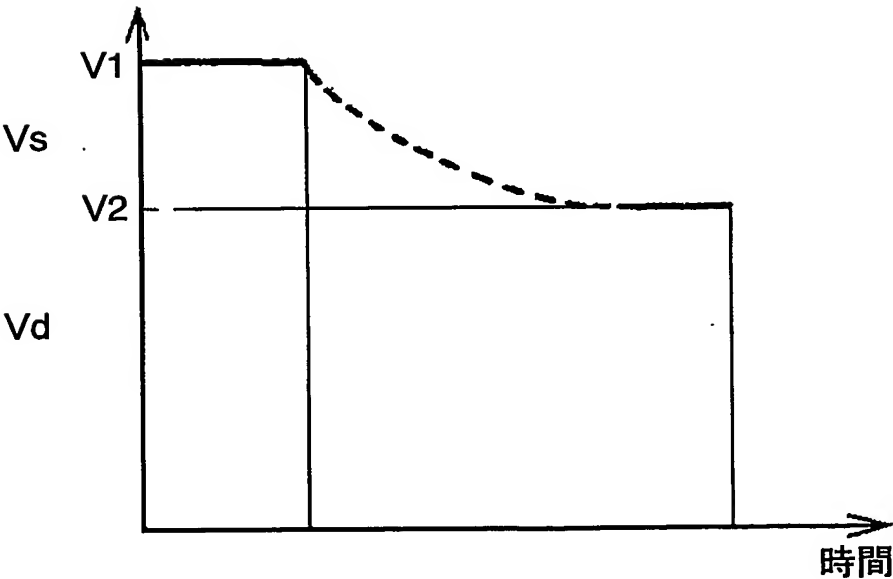


FIG. 11B



11/11

図面の参照符号の一覧表

- 1 PDP
- 4 走査電極
- 5 維持電極
- 6 表示電極
- 11 アドレス電極
- 15 放電空間

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2004/008832

A. CLASSIFICATION OF SUBJECT MATTER

Int.Cl⁷ H01J9/44, H01J9/02, H01J11/00

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl⁷ H01J9/44, H01J9/02, H01J11/00-11/04, H01J17/49

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho 1922-1996 Jitsuyo Shinan Toroku Koho 1996-2004

Kokai Jitsuyo Shinan Koho 1971-2004 Toroku Jitsuyo Shinan Koho 1994-2004

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

JOIS on the Web

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 7-226162 A (Fujitsu Ltd.), 22 August, 1995 (22.08.95), Full text; all drawings (Family: none)	1-6
A	JP 9-251841 A (Fujitsu Ltd.), 22 September, 1997 (22.09.97), Par. No. [0038]; Fig. 4 (Family: none)	1-6
A	JP 2002-75210 A (Matsushita Electric Industrial Co., Ltd.), 15 March, 2002 (15.03.02), Full text; all drawings (Family: none)	1-6

☐ Further documents are listed in the continuation of Box C.☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
22 September, 2004 (22.09.04)Date of mailing of the international search report
12 October, 2004 (12.10.04)Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int Cl' H 01 J 9/44, H 01 J 9/02, H 01 J 11/00

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int Cl' H 01 J 9/44, H 01 J 9/02, H 01 J 11/00-11/04, H 01 J 17/49

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2004年
日本国実用新案登録公報	1996-2004年
日本国登録実用新案公報	1994-2004年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

JOIS on the Web

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
A	J P 7-226162 A (富士通株式会社) 1995. 08. 22 全文、全図 (ファミリーなし)	1-6
A	J P 9-251841 A (富士通株式会社) 1997. 09. 22 【0038】、図4 (ファミリーなし)	1-6

☒ C欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」 特に関連のある文献ではなく、一般的技術水準を示すもの
「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)
「O」 口頭による開示、使用、展示等に関する文献
「P」 国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献
「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」 同一パテントファミリー文献

国際調査を完了した日

22. 09. 2004

国際調査報告の発送日

12.10.2004

国際調査機関の名称及びあて先

日本国特許庁 (ISA/J P)
郵便番号100-8915
東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

山口 剛

2 G 9806

電話番号 03-3581-1101 内線 3225

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
A	JP 2002-75210 A (松下電器産業株式会社) 2002.03.15 全文、全図 (ファミリーなし)	1-6